

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-105547

(43)Date of publication of application : 24.04.1989

(51)Int.Cl. H01L 21/318
 H01L 21/316
 H01L 21/90
 H01L 21/95

(21)Application number : 62-263171

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 19.10.1987

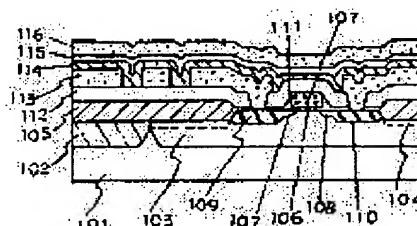
(72)Inventor : MOROZUMI YUKIO

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To improve electric characteristic and reliability of a semiconductor device and to reduce the device by forming an interlayer insulating film or a protective insulating film in a laminated layer structure of a plasma CVD oxide film and a plasma CVD nitride film.

CONSTITUTION: A protective insulating film of a semiconductor device is formed with a plasma CVD oxide film 114 as a first protective insulating film, with a thermal CVD oxide film 115 as a second protective insulating film and a plasma CVD nitride film 116 formed thereon as a third protective insulating film. Then, aluminum metal wirings 11 are buried thereamong with the insulating films to eliminate voids. Thus, electric characteristics and reliability are improved, and the device is reduced.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑬ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平1-105547

⑤ Int. Cl.

識別記号

庁内整理番号

⑬ 公開 平成1年(1989)4月24日

H 01 L 21/318
21/316
21/90
21/95

M-6708-5F
6708-5F
M-6708-5F
6708-5F

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 半導体装置

⑯ 特 願 昭62-263171

⑰ 出 願 昭62(1987)10月19日

⑱ 発 明 者 両 角 幸 男 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式
会社内

⑲ 出 願 人 セイコーエプソン株式 東京都新宿区西新宿2丁目4番1号
会社

⑳ 代 理 人 弁理士 最 上 務 外1名

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

層間絶縁膜あるいは保護絶縁膜が、少なくとも
プラズマCVD酸化膜とプラズマCVD窒化膜の
積層構造となっていることを特徴とする半導体装
置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、ICのゲート電極と金属配線、金属
配線間を絶縁する層間絶縁膜や最終の保護絶縁膜
を有する半導体装置に関する。

〔従来の技術〕

従来半導体装置の、例えばアルミニウムやその
合金等を用いた金属配線の層間絶縁膜、絶縁保護

膜、及びその製造方法に関しては、多く提案、改
良が加えられ、例えば実開昭59-18428号
の様に、ステップカバレッジの向上や常圧CVD
(気相成長)酸化膜のストレス緩和の為、減圧C
VD酸化膜と常圧CVD酸化膜の多層構造とした
ものが有り、これは400~4300, 0.1~
0.2 torr の減圧下で気相成長させたPSG膜
と、おなじ温度の常圧下で気相成長したPSG膜
を各々3000~6000 Å 積層させている。

この他に、第4図に示す如く保護絶縁膜として
、ストレスを緩和するためアルミニウム金属配線
113の上に3000~6000 Å の減圧CVD
酸化膜120を堆積し、更に耐湿性の良いプラズ
マCVD窒化膜116を約1.0 μm 程度積層した
構造が用いられている。101は半導体素子が作
り込まれたシリコン基板、105は第1のフィー
ルド酸化膜で112は第2のフィールド酸化膜で
ある。

(発明が解決しようとする問題点)

しかしながら、いずれの従来技術では、 SiO_2 が微細化され金属配線のアスペクト比(厚み/間隔)が1.0に近づくと熱 OVD 酸化膜のオーバーハングで配線間隔が埋まらなくなり、ボイド121が形成されカバレッジ、断線やコンタミレーション等信頼性の問題が多い。又、熱 OVD 酸化膜は、従来温度が400℃前後だとモノシラン、酸素系ガスにフッ素フィン等のドーパントガスが用いられ、成長速度が80~150 Å/分程度と遅く、成長中にアルミニウム等金属配線のヒルロック成長が大きく、層間耐圧低下等の問題を来している。一方特にプラズマ OVD 酸化膜を用いるものは、そのストレスからくる金属配線のマイグレーションを防ぐ為に、下地の熱 OVD 酸化膜を厚くする必要があるが、逆にボイドを助長する結果となる。本発明はかかる問題点を解決するもので、電気特性、信頼性の改善と縮小化を図ることを目的としたものである。

領域109、110には、ゲート電極107、フィールド酸化膜105と OVD によるシリコン酸化膜領域111をマスクにヒ素が約 $5 \times 10^{15} \text{ cm}^{-2}$ でイオン注入された LD 構造となっている。 P 領域のトランジスタもソース、ドレイン領域には各々に BF_3 をイオン注入した LD 構造とした。これに第2のフィールド酸化膜112を気相成長しコンタクトホールを開孔してあり、S1を1%程度含んだアルミニウムで厚みが0.8~1.0 μm 、最小間隔が0.8~1.2 μm の金属配線113を施してある。

この半導体装置の保護絶縁膜として、まず370~380℃、15 torr以下の圧力で TEOS ($\text{Si}(\text{O}, \text{H}, \text{O})_2$)と酸素を反応ガスとしたプラズマ OVD 酸化膜114を約4000 Å成長させ第1の保護絶縁膜とし、この上に80 torr以上の圧力で TEOS とオゾンを反応ガスとして、370℃の熱的 OVD 酸化膜115を約2000 Å成長させ第2の保護絶縁膜とし、更にこの上に、300~350℃で0.3~3.0 torr

(問題点を解決するための手段)

本発明の半導体装置は、層間絶縁膜あるいは保護絶縁膜が、少なくともプラズマ OVD 酸化膜とプラズマ OVD 酸化膜の積層構造となっていることを特徴とする。

(実施例)

第1図は本発明の半導体装置の一実施例について説明する為の概略断面図であり、 Si ゲート Oxide の絶縁保護膜に適用した場合を示している。比抵抗5~15 $\Omega \cdot \text{cm}$ の N 型シリコン基板101に、 N ウェル102、 P ウェル103と、チャネルストッパー104及び選択酸化による第1のフィールド酸化膜105が形成されている。チャネル部は、ゲート酸化膜106と多結晶シリコンによるゲート電極107と、ゲート電極107と第1のフィールド酸化膜105をマスクにしてリンが $2 \times 10^{15} \text{ cm}^{-2}$ 程度イオン注入された N 領域のソース、ドレイン低濃度不純物領域107、108、又ソース、ドレインの高濃度不純物

の圧力下で、モノシランとアンモニアを反応ガスとしてプラズマ OVD 酸化膜116を0.8~1.0 μm 気相成長させ第3の保護絶縁膜とした。この結果第2図の様にアルミニウム金属配線113の間は保護絶縁膜で埋まってボイドは無くなり、耐湿等の信頼性も向上した。又プラズマ OVD 酸化膜を3500 Åと薄くしたものでも、従来品より長期信頼性の向上が確認され、更に該酸化膜を薄く出来ることによりストレスが緩和され金属配線自身のボイド、断線もなくなり耐マイグレーション効果も向上した。なおプラズマ OVD 酸化膜は、モノシラン-酸素系ガスによるものでも適用出来、又第2の保護絶縁膜には、シラノールをアルコール類に溶かした塩布シリコン酸化膜(800)や成長圧力が数torr~常圧で比較的回り込みの良い熱的 OVD 酸化膜なら応用出来る。

次に、本発明の他の実施例として、金属-金属間の層間絶縁膜に適用した場合で、第3図の様にシリコン基板101上に CMOS が作り込まれ、そのフィールド酸化膜105、112上にア

ルミニウム合金でなる厚み5000～8000Å、最小間隔約0.8μmの第1の金属配線122が為され、この上に層間絶縁膜として、第1の実施例で示した保護絶縁膜と同じ成長条件で、まずプラズマOVD酸化膜114を3000Å成長し第1の層間絶縁膜とし、次に熱的OVD酸化膜115を3000Å成長して第2の層間絶縁膜とし、更にプラズマOVD酸化膜116を2000Å成長し第3の層間絶縁膜としてから、スルーホールを開孔して、アルミニウム合金約1.0μmの厚みで第2の金属配線117がなされており、その後保護絶縁膜をかけている。この結果、金属配線の間隔には絶縁膜のボイドもなく、又金属配線自身のボイド、クラックやヒルロックもほとんどなくなって、平坦性、層間耐圧の向上やマイグレーション等の信頼性の向上が図れた。又更に層間絶縁膜の上や中間にSiO₂を塗布し、より平坦化を試みたが、従来のものでは、SiO₂基やコンタミネーションが後工程の保護絶縁膜を形成する際に、層間絶縁膜のボイドや膜自身から通過してしまいフ

スマOVD酸化膜とプラズマOVD酸化膜、及びこれらの間にプラズマ以外で形成した酸化膜を挟んだ多層構造とし、微細化された配線間隔に於ける絶縁膜のボイド、電気特性やストレスを改善し、又金属配線自身のボイド、マイグレーションやヒルロック等を軽減させて平坦化、歩留り、信頼性の向上がなされ、品質に係わる改善効果がある。又各絶縁膜の微膜化が可能でSiO₂のより微細化や金属配線の多層化も容易になり、より集積化、多機能化に寄与出来るものである。

4. 図面の簡単な説明

第1図、第2図及び第3図は、本発明による半導体装置の実施例を示す概略断面図である。

第4図は、従来の半導体装置に係わる概略断面図である。

- 101 …… シリコン基板
- 102 …… Nウェル
- 103 …… Pウェル
- 104 …… チャンネルストッパー

フィールド酸化膜やゲート酸化膜近傍に入り込みMOSトランジスタのフィールド反転耐圧やスレッショルド電圧を変動させてしまうことが多かったが、本発明による構造では、電気特性の問題点はなくなった。

本発明は、MOS構造をもつSiO₂の層間絶縁膜や保護絶縁膜に限らず、バイポーラやDMOS及びこれらを組み合わせたSiO₂にも適用出来、更に金属配線としては、アルミニウムやその合金に限られず、配線が他金属、ケイ化物や半導体物質との積層構造となったものや、平坦化、コンタクトバリアーの為にチタン、タングステン、タンタル、コバルト、モリブデン、プラチナ等の高融点金属やその窒化物、ケイ化物あるいはこれらの合金をコンタクト部に用いたものにも応用可能である。

(発明の効果)

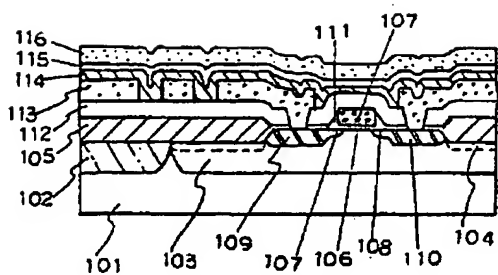
以上の様に本発明によれば、MOS₂等の保護絶縁膜および金属-金属間の層間絶縁膜をプラ

- 105 …… 第1のフィールド酸化膜
- 106 …… ゲート酸化膜
- 107 …… ソース低濃度不純物領域
- 108 …… ドレイン低濃度不純物領域
- 109 …… ソース高濃度不純物領域
- 110 …… ドレイン高濃度不純物領域
- 111 …… 図 壁
- 112 …… 第2のフィールド酸化膜
- 113 …… 金属配線
- 114 …… プラズマOVD酸化膜
- 115 …… 熱的OVD酸化膜
- 116 …… プラズマOVD酸化膜
- 117 …… 第2の金属配線
- 120 …… 減圧OVD酸化膜
- 121 …… ボイド
- 122 …… 第1の金属配線

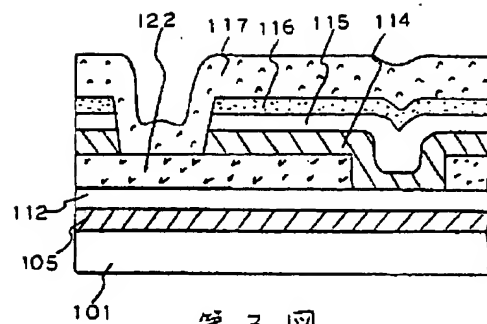
以 上

出 願 人 セイコーエプソン株式会社

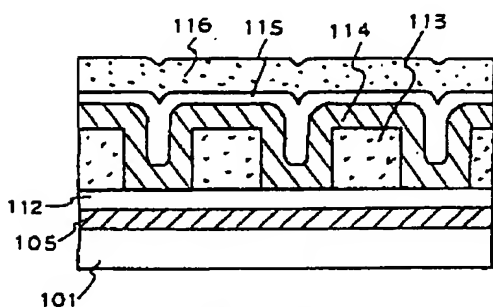
代 理 人 弁理士 最上 務(他1名)



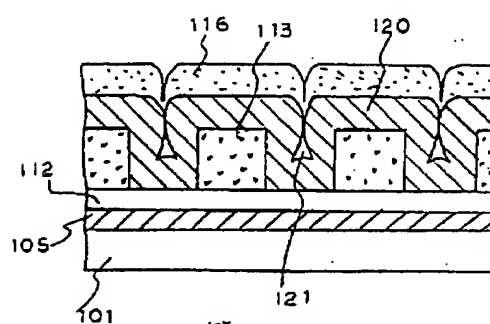
第1図



第3図



第2図



第4図